

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-153737

(43)公開日 平成5年(1993)6月18日

(51)Int.Cl.<sup>5</sup>

H02J 7/10

識別記号

庁内整理番号

F I

技術表示箇所

C 9060-5G

審査請求 未請求 請求項の数2(全 6 頁)

(21)出願番号 特願平3-310778

(22)出願日 平成3年(1991)11月26日

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 井坂 篤

大阪府門真市大字門真1048番地 松下電工株式会社内

(72)発明者 天谷 英俊

大阪府門真市大字門真1048番地 松下電工株式会社内

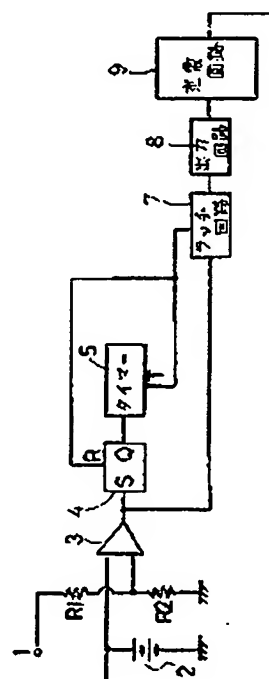
(74)代理人 弁護士 小谷 悦司 (外3名)

(54)【発明の名称】 充電制御回路

(57)【要約】

【目的】 瞬時停電等で基準電圧が低下したときは動作せず、満充電に達したときのみ満充電制御を行う充電制御回路を提供する。

【構成】 充電中の電池電圧と基準電圧とを比較する比較手段3と、該比較手段3の出力をラッチするラッチ手段7と、該ラッチ手段7が特定レベルをラッチしたことに応じて充電制御を行う制御手段とを備えた充電制御回路において、上記電池電圧が基準電圧以上になった時点で出力される上記比較手段3の特定レベル出力により所定時間の計時動作を開始するタイマー5を備え、上記ラッチ手段7は上記タイマー5が所定時間計時した時に出力する信号を受けてラッチ動作を行うようになっている。



## 【特許請求の範囲】

【請求項1】 充電中の電池電圧と基準電圧とを比較する比較手段と、該比較手段の出力をラッチするラッチ手段と、該ラッチ手段が特定レベルをラッチしたことに応じて充電制御を行う制御手段とを備えた充電制御回路において、上記電池電圧が基準電圧以上になった時点で出力される上記比較手段の特定レベル出力により所定時間の計時動作を開始するタイマーを備え、上記ラッチ手段は上記タイマーが所定時間計時した時に出力する信号を受けてラッチ動作を行うようになされていることを特徴とする充電制御回路。

【請求項2】 請求項1記載の充電制御回路において、上記所定時間の計時中に上記比較手段の出力がレベル反転すると、上記タイマーの動作を停止するリセット手段を備えたことを特徴とする充電制御回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、Ni-Cd電池等の充電可能な電池用の充電制御回路に係り、特に電池電圧と基準電圧とを比較してラッチし、該ラッチ出力に応じて充電制御を行うものである。

## 【0002】

【従来の技術】 従来、充電中に電池電圧と基準電圧とを比較し、電池電圧が基準電圧より高くなると該比較出力をラッチし、充電制御を行うとともに、それ以降に電池電圧が低下して比較出力が元に戻ることを防止するようにしている。

【0003】 図4は従来の充電制御回路を示す回路ブロック図である。端子21は不図示の電源に接続されるもので、抵抗R11、R12により分割されて基準電圧が形成される。そして、充電中の電池2の電圧と基準電圧とを比較器23で比較し、電池2の電圧が基準電圧より高くなって比較器23の出力が反転すると、比較器23の出力側に接続されたラッチ回路24が動作して該比較出力をラッチし、出力回路25から信号を出力して充電回路26で満充電制御するようになされている。

## 【0004】

【発明が解決しようとする課題】 ところが、この方法では、瞬時停電等で基準電圧が変動して電池電圧以下に低下したときにも、ラッチ回路24が動作して比較出力をラッチしてしまい、充電が完了していないにも拘らず誤動作により満充電制御を行うこととなる。

【0005】 本発明は、上記課題に鑑みてなされたもので、瞬時停電等で基準電圧が低下したときは動作せず、満充電に達したときのみ満充電制御を行う充電制御回路を提供することを目的とする。

## 【0006】

【課題を解決するための手段】 上記目的を達成するために本発明は、充電中の電池電圧と基準電圧とを比較する比較手段と、該比較手段の出力をラッチするラッチ手段

と、該ラッチ手段が特定レベルをラッチしたことに応じて充電制御を行う制御手段とを備えた充電制御回路において、上記電池電圧が基準電圧以上になった時点で出力される上記比較手段の特定レベル出力により所定時間の計時動作を開始するタイマーを備え、上記ラッチ手段は上記タイマーが所定時間計時した時に出力する信号を受けてラッチ動作を行うようになされたものである（請求項1）。

【0007】 また、上記所定時間の計時中に上記比較手段の出力がレベル反転すると、上記タイマーの動作を停止するリセット手段を備えた構成である（請求項2）。

## 【0008】

【作用】 本発明によれば、充電中の電池電圧と基準電圧が比較手段により比較され、電池電圧が基準電圧以上になった時にタイマーにより所定時間の計時が開始され、該所定時間が経過した時に、ラッチ手段により比較手段の出力がラッチされる。そして、正常に電池電圧が上昇して基準電圧以上になったときは、ラッチ手段により特定レベルがラッチされて、満充電制御が行われる。一方、瞬時停電等の異常により基準電圧が低下して電池電圧が基準電圧以上になったときは、上記所定時間が経過するまでには既にレベルは回復しているので、ラッチ手段により元のレベルがラッチされて、満充電制御は行われない。

【0009】 また、請求項2記載の発明によれば、上記所定時間の計時中に、比較手段の出力がレベル反転を生じると、リセット手段によりタイマーの動作が停止されて、満充電制御は行われない。

## 【0010】

【実施例】 図1は本発明に係る充電制御回路の第1実施例を示す回路ブロック図である。端子1は不図示の電源に接続されるもので、抵抗R1、R2が直列接続されている。抵抗R1、R2の接続点と、電池2とがそれぞれ比較器3の入力端子に接続され、抵抗R1、R2の分割により形成された基準電圧と電池電圧とが比較器3に入力されている。比較器3の出力端子はフリップフロップ4の入力端子S及びラッチ回路7に接続されている。また、フリップフロップ4の出力端子Qはタイマー5の入力端子に、タイマー5の出力端子Tはフリップフロップ4の入力端子R及びラッチ回路7に接続されている。なお、比較器3の出力端子は、電池電圧が基準電圧より高くなるとレベルを「L」から「H」に反転するようになされている。

【0011】 タイマー5はフリップフロップ4の出力端子Qが「L」から「H」に反転した時点から所定時間 $t_1$ の計時を開始し、 $t_1$ 時間後にタイムアップ信号Tを出力するようになされている。この所定時間 $t_1$ は、瞬時停電時間に比して、比較的長い時間（数百ミリ秒〜数秒）に設定されている。

【0012】 ラッチ回路7は、タイマー5の出力端子T

がタイムアップ信号T<sub>1</sub>を出力したときに、比較器3の出力をラッチするようになされている。出力回路8はラッチ回路7が「H」をラッチしたときに、満充電制御のための制御信号を出力するものである。充電回路9は出力回路8の制御信号を受けて電池2の満充電制御を行うものである。

【0013】次に、上記のように構成された充電制御回路の動作について図2のタイミングチャートを用いて説明する。図2は充電制御回路の第1実施例の動作を示すタイミングチャートで、(a)は電池電圧が上昇して基準電圧を越えた場合、(b)は異常により基準電圧が電池電圧以下に低下した場合である。

【0014】まず、図2(a)の場合について説明する。充電により電池電圧が基準電圧より高くなると、比較器3の出力が「L」から「H」に反転し、フリップフロップ4の入力端子Sが「H」になるので、フリップフロップ4の出力端子Qが「H」になり、タイマー5が計時動作を開始する。そして、フリップフロップ4の出力端子Qが「H」の間、タイマー5が計時動作を継続し、所定時間t<sub>1</sub>が経過すると、タイマー5は出力端子Tからタイムアップ信号T<sub>1</sub>を出力する。フリップフロップ4の入力端子Rはこのタイムアップ信号T<sub>1</sub>により「H」になるので、フリップフロップ4の出力端子Qが「L」になり、タイマー5の動作が停止するとともに、比較器3の出力が「H」であることから、ラッチ回路7は「H」信号をラッチする。出力回路8は、ラッチ回路7が「H」信号をラッチしたことにより充電回路9に制御信号を出力し、これにより電池2は満充電制御される。

【0015】次に、図2(b)の場合について説明する。瞬時停電が生じて比較器3の出力が「L」から「H」に反転し、フリップフロップ4の入力端子Sが「H」になると、タイマー5が計時を開始する。そして、フリップフロップ4の出力端子Qが「H」の間、タイマー5が計時動作を継続し、所定時間t<sub>1</sub>が経過すると、タイマー5は出力端子Tからタイムアップ信号T<sub>1</sub>を出力する。フリップフロップ4の入力端子Rはこのタイムアップ信号T<sub>1</sub>により「H」になるので、フリップフロップ4の出力端子Qが「L」になり、タイマー5の動作が停止する。一方、比較器3の出力はタイマー5の動作中に、「H」から「L」に再度反転、すなわち瞬時停電から回復しているため、ラッチ回路7は「L」信号をラッチする。従って、出力回路8からは制御信号が出力されないため、充電回路9による満充電制御は行われない。

【0016】このように、タイマー5が所定時間t<sub>1</sub>を計時した時点で、ラッチ回路7を動作させて比較器3の出力をラッチしているため、瞬時停電等により一時的に基準電圧が低下した場合と、正常に電池電圧が上昇して満充電に達した場合とで、ラッチのレベルを異ならすこ

とができるので、満充電に達したときのみ満充電制御を行うようにすることができる。

【0017】次に、本発明に係る充電制御回路の第2実施例について説明する。なお、第1実施例と同一物については同一符号を付し、説明を省略する。図3は本発明に係る充電制御回路の第2実施例を示す回路ブロック図である。

【0018】比較器3の出力端子はフリップフロップ4の入力端子S及びAND回路6の入力端子13に接続されている。フリップフロップ4の出力端子QはAND回路6の入力端子12及びタイマー5に接続されている。また、AND回路6の出力端子Aはラッチ回路7と、インバータ14を介してフリップフロップ4の入力端子Rとに接続されている。ラッチ回路7はタイマー5の出力端子Tからタイムアップ信号T<sub>1</sub>が出力されたときにAND回路6の出力をラッチするようになされている。

【0019】次に、上記のように構成された充電制御回路の動作について図4のタイミングチャートを用いて説明する。図4は充電制御回路の第2実施例の動作を示すタイミングチャートで、(a)は電池電圧が上昇して基準電圧を越えた場合、(b)は異常により基準電圧が電池電圧以下に低下した場合である。

【0020】まず、図4(a)の場合について説明する。充電により電池電圧が基準電圧より高くなると、比較器3の出力が「L」から「H」に反転し、フリップフロップ4の入力端子Sが「H」になるので、フリップフロップ4の出力端子Qが「H」になり、タイマー5が計時を開始する。このとき、AND回路6の入力端子がいずれも「H」であることから、出力端子Aが「H」になり、インバータ14により反転されて、フリップフロップ4の入力端子Rに「L」が入力される。

【0021】そして、フリップフロップ4の出力端子Qが「H」の間、タイマー5が計時動作を継続し、所定時間t<sub>1</sub>が経過すると、タイマー5は出力端子Tからタイムアップ信号T<sub>1</sub>を出力する。この時、比較器3の出力が「H」であることから、ラッチ回路7はその「H」信号をラッチする。出力回路8は、ラッチ回路7が「H」信号をラッチしたことにより充電回路9に制御信号を出力し、これにより電池2は満充電制御される。

【0022】次に、図4(b)の場合について説明する。瞬時停電が生じて比較器3の出力が「L」から「H」に反転し、フリップフロップ4の入力端子Sが「H」になると、フリップフロップ4の出力端子Qが「H」になり、タイマー5が計時を開始する。また、瞬時停電の期間中、AND回路6の入力端子がいずれも「H」であるから、出力端子Aが「H」になり、インバータ14により反転してフリップフロップ4の入力端子Rに「L」が入力される。

【0023】そして、t<sub>1</sub>(<t<sub>1</sub>)時点において比較器3の出力が「H」から「L」に再度反転、すなわち瞬時

停電から回復すると、AND回路6の入力端子13が「L」になるので、出力端子Aが「L」になり、インバータ14により反転してフリップフロップ4の入力端子Rに「H」が入力される。従って、フリップフロップ4の出力端子Qが「L」になって、タイマー5の動作が停止される。

【0024】このように、タイマー5の計時動作中に比較器3の出力が再度反転すれば、タイマー5の動作を停止させているので、瞬時停電等により一時的に基準電圧が低下した場合にはラッチ動作は行われず、正常に電池電圧が上昇したときのみ動作させることができる。

【0025】次に、本発明に係る充電制御回路の第3実施例について説明する。なお、第1実施例と同一物については同一符号を付し、説明を省略する。図5は本発明に係る充電制御回路の第3実施例を示す回路ブロック図で、基本構成は図1に示す第1実施例と同じである。

【0026】フリップフロップ4の出力端子Qは、2BITカウンタ10に接続されている。2BITカウンタ10の出力端子Tは、フリップフロップ4の入力端子R及びラッチ回路7に接続されている。保護タイマーカウンタ11は、充電時間を計時するもので、例えば22ビットカウンタ等で構成され、電池2の特性異常等により電池電圧から満充電が検出できないときに、保護用のセーフタイムを設定し、該セーフタイムが経過すると充電回路9により充電を停止するようになされているものである。

【0027】そして、2BITカウンタ10のクロック端子CKには、保護タイマーカウンタ11の例えば10ビット目が接続され、該ビットからのクロックパルス2個をカウントすることによりその間の所定時間t<sub>0</sub>を計時するタイマーが構成されている。

【0028】このように、本実施例では、通常のタイマー5を使用せずに、予め準備されている保護タイマーカウンタ11を兼用して2BITカウンタ10を使用しているため、ビット数の大きいタイマーを用いる必要がなく、これにより部品面積の縮小を図ることができる。

【0029】

【発明の効果】以上、本発明によれば、充電中の電池電圧と基準電圧とを比較する比較手段と、該比較手段の出力をラッチするラッチ手段と、該ラッチ手段が特定レベルをラッチしたことに応じて充電制御を行う制御手段とを備えた充電制御回路において、上記電池電圧が基準電圧以上になった時点で出力される上記比較手段の特定レ

ベル出力により所定時間の計時動作を開始するタイマーを備え、上記ラッチ手段は上記タイマーが所定時間計時した時に出力する信号を受けてラッチ動作を行うようになされているので、瞬時停電等の異常では満充電制御を行わず、正常に電池電圧が上昇して満充電に達したときのみ満充電制御を行わせることにより、的確に満充電制御を行うことができる。

【0030】また、上記所定時間の計時中に上記比較手段の出力がレベル反転すると、上記タイマーの動作を停止するリセット手段を備えたので、瞬時停電等により一時的に基準電圧が低下したときは、ラッチ手段を動作させないようにすることができる。

【図面の簡単な説明】

【図1】本発明に係る充電制御回路の第1実施例を示す回路ブロック図である。

【図2】本発明に係る充電制御回路の第1実施例における動作を示すタイミングチャートで、(a)は電池電圧が上昇して基準電圧を越えた場合、(b)は異常により基準電圧が電池電圧以下に低下した場合である。

【図3】本発明に係る充電制御回路の第2実施例を示す回路ブロック図である。

【図4】本発明に係る充電制御回路の第2実施例における動作を示すタイミングチャートで、(a)は電池電圧が上昇して基準電圧を越えた場合、(b)は異常により基準電圧が電池電圧以下に低下した場合である。

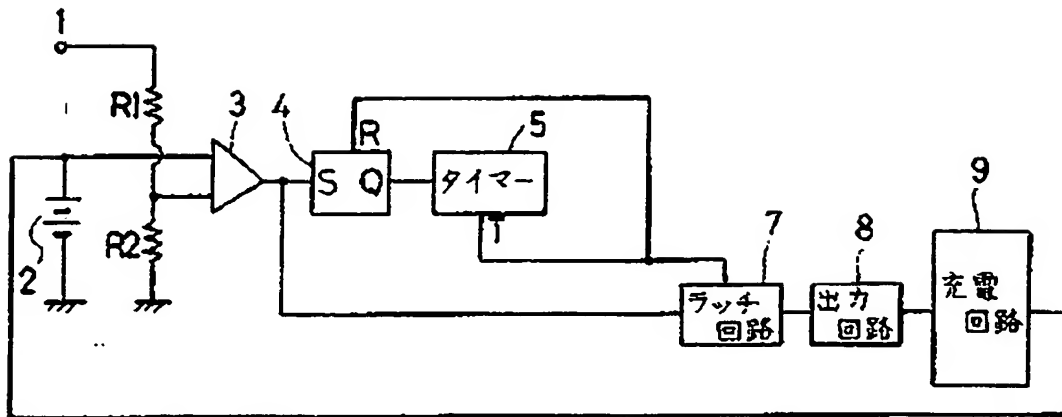
【図5】本発明に係る充電制御回路の第3実施例を示す回路ブロック図である。

【図6】従来の充電制御回路を示す回路ブロック図である。

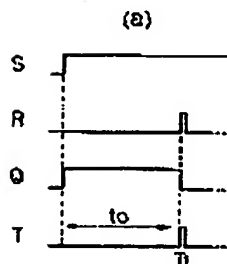
【符号の説明】

- 1 端子
- 2 電池
- 3 比較器
- 4 フリップフロップ
- 5 タイマー
- 6 AND回路
- 7 ラッチ回路
- 8 出力回路
- 9 充電回路
- 10 2BITカウンタ
- 11 保護タイマーカウンタ
- 12、13 入力端子
- 14 インバータ

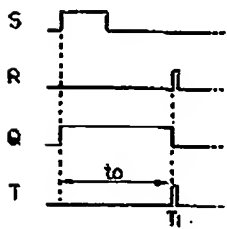
【図1】



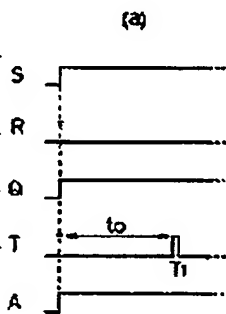
【図2】



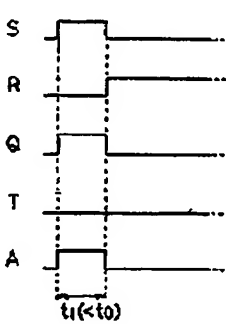
(b)



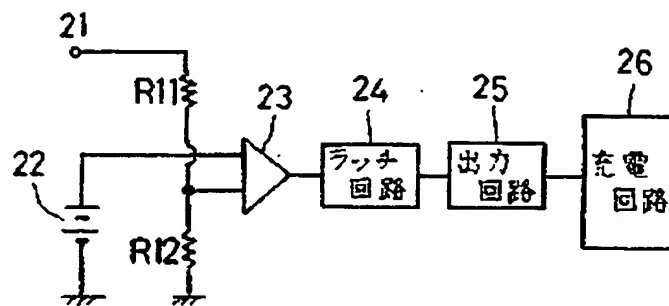
【図4】



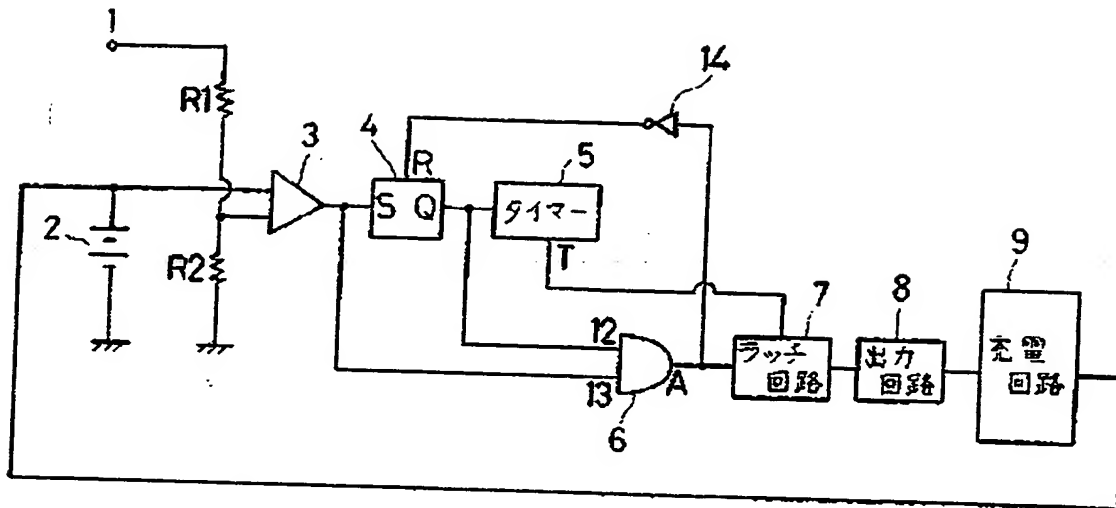
(b)



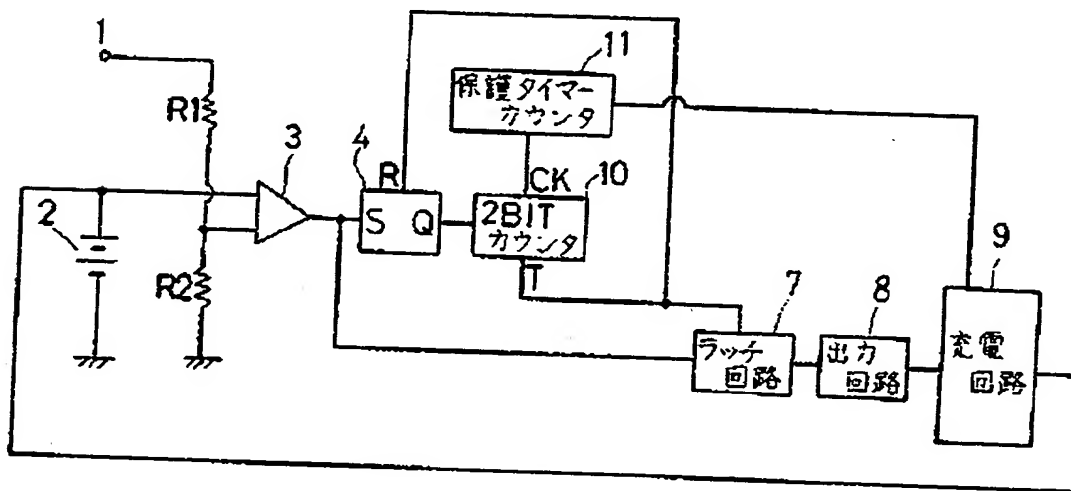
【図6】



【図3】



【図5】



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-153737

**(43)Date of publication of application : 18.06.1993**

H02J 7/10

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

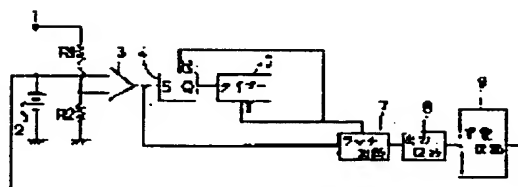
(72)Inventor : ISAKA ATSUSHI  
AMAYA HIDETOSHI

**(54) CHARGE CONTROL CIRCUIT**

**(57)Abstract:**

**PURPOSE:** To realize an accurate full charge control by providing a timer initiating measuring operation of a predetermined time base on an output of specific level from a comparing means thereby performing latch operation based on a signal to be outputted when the timer has measured the specific time.

**CONSTITUTION:** The charge control circuit comprises means 3 for comparing the voltage of battery under charge with a reference voltage, means 7 for latching the output of the comparing means 3, and means for performing charge control when the latch means 7 latches a specific level. The charge control circuit further comprises a timer 5 initiating measuring operation of time based on a specific level output from the comparing means 3 which is outputted at a point of time when the battery voltage exceeds the reference voltage. The latch means 7 receives a signal to be outputted when the timer 5 has measured the predetermined time and performs latch operation.



Consequently, the charge control circuit does not operate when the reference voltage drops due to instantaneous power interruption or the like and full charge control takes place only when full charge is reached.

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office